

**PAT-NO:** JP408137413A  
**DOCUMENT-IDENTIFIER:** JP 08137413 A  
**TITLE:** SEMICONDUCTOR LIGHT EMITTING ELEMENT DISPLAY DEVICE  
**PUBN-DATE:** May 31, 1996

**INVENTOR-INFORMATION:**

**NAME** **COUNTRY**  
ASAKURA, HISAO

**ASSIGNEE-INFORMATION:**

**NAME** **COUNTRY**  
HITACHI LTD N/A

**APPL-NO:** JP06273347  
**APPL-DATE:** November 8, 1994

**INT-CL (IPC):** G09F009/33 , G09G003/32 , H01L021/82 , H01L033/00

**ABSTRACT:**

**PURPOSE:** To improve the yield of a device by relieving defective LEDs of a semiconductor light emitting element display device by a redundant circuit.

**CONSTITUTION:** At the time of inspecting an LED display device, all LEDs 2, 2a, 3, 3a, 4, 4a of pixels 1 are made to emit lights and the inspection of whether LEDs 2, 2a, 3, 3a, 4, 4a are emitting lights or not is performed by a viewing or a CCD camera, etc., and the fuse F2 of the train of the horizontal direction of the pixels 1 in which LEDs 2, 2a, 3, 3a, 4, 4a for normal uses and reliefs are emitting is fused by a laser irradiation, etc. In the case LEDs 2, 3, 4, are defective and are not emitting, a fuse 1 is made to be fused by the laser irradiation and then a defective pixels 1 is relieved by selecting the horizontal train of LEDs 2a, 3a, 4a of the pixels 1.

**COPYRIGHT:** (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-137413

(43) 公開日 平成8年(1996)5月31日

(51) Int. Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 F 9/33	B	7426-5H		
G 0 9 G 3/32		4237-5H		
H 0 1 L 21/82	J			
33/00				
			H 0 1 L 21/ 82	R
			審査請求 未請求 請求項の数4	OL (全 9 頁)

(21) 出願番号 特願平6-273347

(22) 出願日 平成6年(1994)11月8日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 朝倉 久雄

東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内

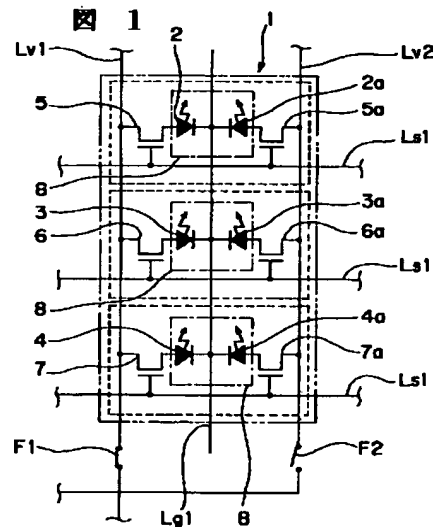
(74) 代理人 弁理士 筒井 大和

(54) 【発明の名称】 半導体発光素子表示装置

(57) 【要約】

【目的】 半導体発光素子表示装置の不良LEDの救済を冗長回路により行い、歩留まりを向上させる。

【構成】 LED表示装置の検査時に、すべての画素1のLED 2, 2a, 3, 3a, 4, 4aを発光させ、目視またはCCDカメラなどによりLED 2, 2a, 3, 4, 4aが発光しているか否かの検査を行い、正規および救済用のLED 2, 2a, 3, 3a, 4, 4aが発光している横方向の画素1の列は、ヒューズF2をレーザー照射などによって溶断させる。LED 2, 3, 4が不良により発光していない場合、ヒューズF1をレーザー照射により溶断させ、LED 2a, 3a, 4aの横方向の画素1の列を選択し、不良の画素1を救済する。



F1: ヒューズ (第3のヒューズ)  
F2: ヒューズ (第4のヒューズ)  
1: 画素  
2: LED (正側の半導体発光素子)  
2a: LED (逆側の半導体発光素子)  
3: LED (正側の半導体発光素子)  
3a: LED (逆側の半導体発光素子)  
4: LED (正側の半導体発光素子)  
4a: LED (逆側の半導体発光素子)  
5: MOSトランジスタ (第2の駆動用トランジスタ)  
5a: MOSトランジスタ (第3の駆動用トランジスタ)  
6: MOSトランジスタ (第2の駆動用トランジスタ)  
6a: MOSトランジスタ (第3の駆動用トランジスタ)  
7: MOSトランジスタ (第2の駆動用トランジスタ)  
7a: MOSトランジスタ (第3の駆動用トランジスタ)  
8: フィルタ (遮光フィルタ)

## 【特許請求の範囲】

【請求項1】 半導体基板上に半導体素子が形成されたモノリシック形の半導体発光素子表示装置であって、半導体発光素子を救済する冗長回路を設けたことを特徴とする半導体発光素子表示装置。

【請求項2】 前記半導体発光素子表示装置における1画素が、正規の半導体発光素子と、スベアの半導体発光素子と、前記正規の半導体発光素子と前記スベアの半導体発光素子とを駆動する第1の駆動用トランジスタと、水平走査線におけるすべての前記正規の半導体発光素子に10 関連する配線を溶断する第1のヒューズと、水平走査線におけるすべての前記スベアの半導体発光素子に関連する配線を溶断する第2のヒューズとよりなり、前記正規の半導体発光素子の内、いずれかの前記正規の半導体発光素子に不良があると、前記正規の半導体発光素子の不良に関連する前記第1のヒューズを溶断させ、前記スベアの半導体発光素子を発光させることにより、不良の前記正規の半導体発光素子を救済することを特徴とする請求項1記載の半導体発光素子表示装置。

【請求項3】 前記半導体発光素子表示装置における1画素が、正規の半導体発光素子と、前記正規の半導体発光素子を駆動する第2の駆動用トランジスタと、スベアの半導体発光素子と、前記スベアの半導体発光素子を駆動する第3の駆動用トランジスタと、水平走査線におけるすべての前記正規の半導体発光素子および前記第2の駆動用トランジスタに20 関連する配線を溶断する第3のヒューズと、水平走査線におけるすべての前記スベアの半導体発光素子および前記第3の駆動用トランジスタに関連する配線を溶断する第4のヒューズとよりなり、前記正規の半導体発光素子または前記第2の駆動用トランジスタの内、少なくともいずれかの前記正規の半導体発光素子または前記第2の駆動用トランジスタに不良があると、前記正規の半導体発光素子および前記第2の駆動用トランジスタに関連する前記第2のヒューズを溶断させ、前記第3の駆動用トランジスタを駆動および前記スベアの半導体発光素子を発光させることによって、不良の前記正規の半導体発光素子ならびに不良の前記第2の駆動用トランジスタを救済することを特徴とする請求項1記載の半導体発光素子表示装置。

【請求項4】 前記正規の半導体発光素子および前記スベアの半導体発光素子の上に、前記正規の半導体発光素子と前記スベアの半導体発光素子との配置における不規則性から反射により散乱した光の量を減らす散乱光フィルタを設けたことを特徴とする請求項1、2または3記載の半導体発光素子表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体発光素子表示装置に関し、特に、LED（発光ダイオード）を用いた表示装置の冗長回路に適用して有効な技術に関するもので

ある。

## 【0002】

【従来の技術】本発明者が検討したところによれば、この種のLEDを用いた表示装置（以下、LED表示装置という）には、ハイブリッド形とモノリシック形がある。

【0003】ハイブリッド形は、組立基板上に個々のLEDチップをマトリクス状に配列し、平面表示素子を形成している。

【0004】また、モノリシック形は、結晶基板上に発光点をマトリクス状に形成して平面表示素子として用いている。

【0005】なお、LEDを用いた表示装置について詳しく記載されている例としては、株式会社昭晃堂発行「応用光エレクトロニクスハンドブック」1989年4月10日発行、応用光エレクトロニクスハンドブック編集委員会（編）があり、この文献には、ハイブリッド形およびモノリシック形のLED表示装置における構造および製造方法などが記載されている。

## 【0006】

【発明が解決しようとする課題】ところが、上記のようなLED表示装置では、次のような問題点があることが本発明者により見いだされた。

【0007】すなわち、個々のLEDチップまたは結晶基板上に発光点をマトリクス状に形成したLED表示装置では、不良LEDを救済するための冗長回路が設けられておらず、画素の欠陥などによる歩留まりが生じてしまう。

【0008】本発明の目的は、不良LEDの救済を冗長回路により行い、歩留まりを向上させる半導体発光素子表示装置を提供することにある。

【0009】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 【0010】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0011】すなわち、本発明の半導体発光素子表示装置は、モノリシック形の半導体発光素子表示装置に半導体発光素子を救済する冗長回路を設けたものである。

【0012】また、本発明の半導体発光素子表示装置は、1画素が、正規の半導体発光素子と、スベアの半導体発光素子と、正規の半導体発光素子とスベアの半導体発光素子とを駆動する第1の駆動用トランジスタと、水平走査線におけるすべての正規の半導体発光素子に20 関連する配線を溶断する第1のヒューズと、水平走査線におけるすべてのスベアの半導体発光素子に関連する配線を溶断する第2のヒューズとよりなり、正規の半導体発光素子の内、いずれかの正規の半導体発光素子に不良があ

ると、正規の半導体発光素子の不良に関連する第1のヒューズを溶断させ、スベアの半導体発光素子を発光させることにより、不良となった正規の半導体発光素子を救済するものである。

【0013】さらに、本発明の半導体発光素子表示装置は、1画素が、正規の半導体発光素子と、正規の半導体発光素子を駆動する第2の駆動用トランジスタと、スベアの半導体発光素子と、スベアの半導体発光素子を駆動する第3の駆動用トランジスタと、水平走査線におけるすべての正規の半導体発光素子および第2の駆動用トランジスタに関連する配線を溶断する第3のヒューズと、水平走査線におけるすべてのスベアの半導体発光素子および第3の駆動用トランジスタに関連する配線を溶断する第4のヒューズとよりなり、正規の半導体発光素子または第2の駆動用トランジスタの内、少なくともいずれかの正規の半導体発光素子または第2の駆動用トランジスタに不良があると、正規の半導体発光素子および第2の駆動用トランジスタに関連する第2のヒューズを溶断させ、第3の駆動用トランジスタを駆動およびスベアの半導体発光素子を発光させることにより不良の正規の半導体発光素子ならびに不良の第2の駆動用トランジスタを救済するものである。

【0014】また、本発明の半導体発光素子表示装置は、1画素における正規の半導体発光素子およびスベアの半導体発光素子の上部に、正規の半導体発光素子とスベアの半導体発光素子との配置における不規則性から反射により散乱した光の量を減らす散乱光フィルタを設けたものである。

【0015】

【作用】上記した本発明の半導体発光素子表示装置によれば、モノリシック形の半導体発光素子表示装置に冗長回路を設けることにより、不良の半導体素子が存在する水平走査線を救済することができる。

【0016】また、上記した本発明の半導体発光素子表示装置によれば、1画素について、スベアの半導体発光素子と、正規の半導体発光素子に関連する配線を溶断する第1のヒューズと、スベアの半導体発光素子に関連する配線を溶断する第2のヒューズを設けることにより、正規の半導体発光素子に不良が発生しても、第1のヒューズを溶断することによりスベアの半導体発光素子を発光させ、不良となった正規の半導体発光素子が存在する水平走査線における画素を救済することができる。

【0017】さらに、上記した本発明の半導体発光素子表示装置によれば、1画素について、スベアの半導体発光素子と、スベアの半導体発光素子を駆動する第3の駆動用トランジスタと、水平走査線におけるすべての正規の半導体発光素子および第2の駆動用トランジスタに関連する配線を溶断する第3のヒューズと、水平走査線におけるすべてのスベアの半導体発光素子および第3の駆動用トランジスタに関連する配線を溶断する第4のヒ

ューズを設けることにより、正規の半導体発光素子または第2の駆動用トランジスタの内、少なくともいずれかに不良があっても、第2のヒューズを溶断させ、第3の駆動用トランジスタを駆動およびスベアの半導体発光素子を発光させることによって、正規の半導体発光素子または第2の駆動用トランジスタの少なくとも一方に不良が存在する水平走査線を救済することができる。

【0018】さらに、上記した本発明の半導体発光素子表示装置によれば、1画素について、1画素における正規の半導体発光素子およびスベアの半導体発光素子の上部に散乱光フィルタを設けることによって、冗長用の半導体発光素子と正規の半導体発光素子との配置における不規則性から反射により散乱した光の量を減らすことができ、不良の半導体発光素子が存在する水平走査線の暗視部の発生を防止することができる。

【0019】

【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。

【0020】（実施例1）図1は、本発明の実施例1による救済用のLEDおよびMOSTランジスタが設けられたカラー表示のLED表示装置の要部回路図、図2は、本発明の実施例1によるLED表示装置の1画素当たりの素子レイアウト平面図、図3は本発明の実施例1によるLED表示装置の要部における概略素子断面図である。

【0021】本実施例1において、カラー表示を行うLED（発光ダイオード）表示装置は、画面を構成する単位要素である画素1が表示画面に対して横方向および縦方向に所定の数だけ設けられている。

【0022】また、この画素1は、正規のLED（正規の半導体発光素子）2、3、4およびスベアのLED（スベアの半導体発光素子）2a、3a、4aから構成されている。

【0023】さらに、LED2、2aは赤色、LED3、3aは緑色、LED4、4aは青色の発光をそれぞれ行い、カラー表示を行うための原色となっている。

【0024】また、画素1には、LED2、3、4を駆動するMOSTランジスタ（第2の駆動用トランジスタ）5、6、7およびLED2a、3a、4aを駆動するMOSTランジスタ（第3の駆動用トランジスタ）5a、6a、7aが設けられている。

【0025】そして、MOSTランジスタ5、6、7のドレインは、ヒューズ（第3のヒューズ）F1を介して電源供給が行われている行選択線Lv1に接続されており、それぞれのソースは、LED2、3、4のアノードと接続されている。

【0026】さらに、MOSTランジスタ5a、6a、7aのドレインは、ヒューズ（第4のヒューズ）F2を介して電源供給が行われている行選択線Lv2に接続されており、それぞれのソースは、LED2a、3a、4

5

aのアノードと接続されている。

【0027】また、LED2、2a、3、3a、4、4aのカソードは、グランド電位に接続されている行選択線Lg1に接続され、MOSTランジスタ5、5a、6、6a、7、7aのゲートは、MOSTランジスタ5、5a、6、6a、7、7aをそれぞれ駆動させる列選択線Ls1に接続されている。

【0028】また、本実施例では、行選択線Lv1、Lv2は、MOSTランジスタ5、5a、6、6a、7、7aを介してLED2、2a、3、3a、4、4aに電源電圧を供給する電源回路（図示せず）に接続され、それぞれの列選択線Ls1は、MOSTランジスタ5、5a、6、6a、7、7aを選択して駆動させるドライバ（図示せず）に接続しており、これら電源回路およびドライバは、CPU（図示せず）によって制御されている。

【0029】さらに、LED2、2a、3、3a、4、4aの上側には、たとえば、ガラス片を含んだエポキシ樹脂などからなり、反射により散乱した光の量を減らし、均一な輝度にするために設計された特性のフィルタ（散乱光フィルタ）8が成形されたフィルム（図示せず）をLED表示画面の表面に貼り付けるようにして設けられている。

【0030】ここで、本実施例のLED表示装置における画素1の素子レイアウトを図2、図3に示す。

【0031】まず、画素1における素子レイアウトは、図2に示すように、画素1の中央部にグランド電位に接続されている行選択線Lg1が設けられ、その行選択線Lg1を挟むように、一方には正規のLED2、3、4が位置しており、他方には、救済用のLED2a、3a、4aが位置している。

【0032】また、LED2、3、4の側部には、LED2、3、4を駆動するMOSTランジスタ5、6、7が形成され、反対側のLED2a、3a、4aの側部には、LED2a、3a、4aを駆動するMOSTランジスタ5a、6a、7aが形成されている。

【0033】さらに、それぞれのMOSTランジスタ5、5a、6、6a、7、7aの近傍には、MOSTランジスタ5、5a、6、6a、7、7aに電源供給を行う行選択線Lv1、Lv2および所定のMOSTランジスタ5、5a、6、6a、7、7aの選択を行う列選択線Ls1が配線接続されている。

【0034】次に、本実施例における画素1のLED2、2a部分における素子断面を図3に示す。

【0035】まず、サファイアまたは石英などからなる基板（半導体基板）Tsub上に正規のLED2および救済用のLED2aが形成され、これらLED2、2aのカソードはコンタクトConを介してグランド電位に接続されている行選択線Lg1に接続されている。

【0036】また、LED2、2aのアノードは、LE

6

D2、2aを駆動するMOSTランジスタ5、5aのソースと接続され、ドレインは電源供給が行われている行選択線Lv1、Lv2と接続している。

【0037】また、これらLED2、2a、MOSTランジスタ5、5aおよび行選択線Lv1、Lv2などは絶縁膜Pにより絶縁されている。

【0038】次に、本実施例の作用について説明する。

【0039】LED表示装置の検査時に、LED表示装置に形成されたすべての画素1のLED2、2a、3、3a、4、4aを発光させ、目視またはCCDカメラなどによりLED2、2a、3、3a、4、4aが発光しているか否かの検査を行う。

【0040】そして、水平走査線、すなわち、LED表示装置における横方向の画素1の列において、両方のLED2、2a、3、3a、4、4aが発光している場合は、ヒューズF2をレーザー照射などによって溶断を行い、スベアのLED2a、3a、4aに関連する配線を切断する。

【0041】また、検査時に、たとえば、水平走査線の内、LED2、3、4またはMOSTランジスタ5、6、7の少なくともいずれかが不良である場合、ヒューズF1をレーザー照射などにより溶断させ、LED2、3、4に関連する配線の切断を行い、LED2a、3a、4aの水平走査線を選択することによって不良の画素1を救済する。

【0042】さらに、LED2a、3a、4aおよびMOSTランジスタ5a、6a、7aを選択することにより不良の画素1を救済した場合、水平走査線の発光位置が不規則となり光が反射により散乱してしまうが、この散乱光はフィルタ8により減衰されるので暗視部の発生を防止できる。

【0043】よって、LED2、3、4ならびにMOSTランジスタ5、6、7のどちらか一方または両方に不良がある場合に、LED2a、3a、4aおよびMOSTランジスタ5a、6a、7aにより不良の画素1を救済することができる。

【0044】それにより、本実施例1によれば、不良のLED2、3、4またはMOSTランジスタ5、6、7により不良の画素1が発生した場合でも、LED2a、3a、4aおよびMOSTランジスタ5a、6a、7aにより救済でき、効果的にLED表示装置の歩留まりを向上できる。

【0045】また、本実施例1では、図2に示したように、画素1の左側に正規のLED2、3、4を、画素1の右側に救済用のLED2a、3a、4aを位置させたが、図4に示すように、LED2、2a、3、3a、4、4aを長方形に画素1の辺端部近傍まで成形して、正規のLED2、3、4および救済用のLED2a、3a、4aを交互に設けてもよい。

【0046】それにより、LED2、3、4またはLE

D2a, 3a, 4aのどちらが発光する場合でも発光面が均一となり、より良好な表示を行うことができる。

【0047】(実施例2)図5は、本発明の実施例2による救済用のLEDが設けられたモノクローム表示におけるLED表示装置の要部回路図である。

【0048】本実施例2においては、LED表示装置の画素1が半導体発光素子であるLED(正規の半導体発光素子)9、LED(スベアの半導体発光素子)9aおよびLED9, 9aを駆動するMOSTランジスタ(第1の駆動用トランジスタ)10から構成されている。

【0049】また、MOSTランジスタ10のドレインは、電源供給が行われている行選択線Lv3に接続されており、ソースは、LED9, 9aのアノードと接続されている。

【0050】さらに、LED9のカソードは、ヒューズ(第1のヒューズ)F3を介してグランド電位に接続されている行選択線Lg2に接続され、LED9aのカソードも、ヒューズ(第2のヒューズ)F4を介してグランド電位に接続されている行選択線Lg3に接続されている。

【0051】また、MOSTランジスタ10のゲートは、MOSTランジスタ10を駆動させる列選択線Ls2に接続されている。

【0052】さらに、行選択線Lv3は、MOSTランジスタ10を介してLED9, 9aに電源電圧を供給する電源回路(図示せず)に接続され、列選択線Ls2は、MOSTランジスタ10を選択して駆動させるドライバ(図示せず)に接続しており、これら電源回路およびドライバは、CPU(図示せず)によって制御されている。

【0053】また、LED9, 9aの上側には、前記実施例1と同様に、フィルタ(散乱光フィルタ)8が設けられ、フィルタ8が成形されたフィルム(図示せず)をLED表示画面の表面に貼り付けるようにして設ける。

【0054】そして、LED表示装置の検査時に、すべての画素1のLED9, 9aを発光させ、目視またはCCDカメラなどによりLED9, 9aが発光しているか否かの検査を行い、水平走査線における両方のLED9, 9aが発光している場合は、ヒューズF4をレーザ照射などによって溶断を行い、LED9aに関連する配線を切断する。

【0055】また、検査時に水平走査線の内、いずれかのLED9が不良により発光していない場合は、ヒューズF3をレーザ照射により溶断させ、LED9aの水平走査線を選択することによって不良の画素1を救済する。

【0056】さらに、正規のLED9と救済用のLED9aの位置が異なることにより、水平走査線の発光位置が不規則となり光が反射により散乱してしまうが、この散乱光はフィルタ8により減衰されるので暗視部の発生

を防止できる。

【0057】それにより、本実施例2によれば、不良のLED9が発生した場合でも、LED9aにより画素1を救済でき、LED9の不良率が大きい傾向にある製造工程において製造されたLED表示装置の歩留まりを向上できる。

【0058】(実施例3)図6は、本発明の実施例3による救済用のLEDおよびMOSTランジスタが設けられたモノクローム表示におけるLED表示装置の要部回路図である。

【0059】本実施例3においては、LED表示装置の画素1の構成は、半導体発光素子であるLED(正規の半導体発光素子)11、LED(スベアの半導体発光素子)11aおよびLED11, 11aを駆動するMOSTランジスタ(第2の駆動用トランジスタ)12、MOSTランジスタ(第3の駆動用トランジスタ)12aからなっている。

【0060】そして、MOSTランジスタ12のドレインは、ヒューズ(第3のヒューズ)F5を介して電源供給が行われている行選択線Lv4に接続されており、ソースは、LED11のアノードと接続されている。

【0061】また、MOSTランジスタ12aのドレインは、ヒューズ(第4のヒューズ)F6を介して電源供給が行われている行選択線Lv5に接続されており、ソースは、LED11aのアノードと接続されている。

【0062】さらに、LED12, 12aのカソードは、グランド電位に接続されている行選択線Lg4に接続され、MOSTランジスタ12, 12aのゲートは、MOSTランジスタ12, 12aを駆動させる列選択線Ls3に接続されている。

【0063】また、本実施例でも、行選択線Lv4, Lv5は、MOSTランジスタ12, 12aを介してLED11, 11aに電源電圧を供給する電源回路(図示せず)に接続され、それぞれの列選択線Ls3は、MOSTランジスタ12, 12aを選択して駆動させるドライバ(図示せず)に接続しており、これら電源回路およびドライバは、CPU(図示せず)によって制御されている。

【0064】さらに、LED11, 11aの上側には、前記実施例1, 2と同様に、フィルタ(散乱光フィルタ)8が設けられ、フィルタ8が成形されたフィルム(図示せず)をLED表示画面1の表面に貼り付けるようにして設けられている。

【0065】そして、LED表示装置の検査時に、LED表示装置におけるすべての画素1のLED11, 11aを発光させ、目視またはCCDカメラなどによりLED11, 11aが発光しているか否かの検査を行う。

【0066】水平走査線において、両方のLED11, 11aが発光している場合は、ヒューズF6をレーザ照射などによって溶断を行い、LED11aに関連する配

線を切断する。

【0067】また、検査時に、いずれかのLED11またはMOSTランジスタ12が不良により発光していない場合、ヒューズF5をレーザ照射などにより溶断を行い、LED11に関連する配線を切断して、LED11aの水平走査線を選択することによって不良の画素1を救済する。

【0068】さらに、LED11aを選択することにより画素1を救済した場合、水平走査線の発光位置が不規則となり光が反射により散乱してしまうが、この散乱光はフィルタ8により減衰されるので暗視部の発生を防止できる。

【0069】よって、LED11ならびにMOSTランジスタ12のどちらか一方または両方に不良がある場合に、LED11aおよびMOSTランジスタ12aにより不良の画素1を救済することができる。

【0070】それにより、本実施例3によれば、不良のLED11またはMOSTランジスタ12により不良の画素1が発生した場合でも、冗長回路であるLED11aおよびMOSTランジスタ12aにより救済でき、効果的にLED表示装置の歩留まりを向上できる。

【0071】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0072】たとえば、前記実施例1〜3では、画素1の救済による暗視部を発生させないためにフィルタ8を用いたが、図7に示すように、表面が凹凸状に形成された、たとえば、ガラスなどからなる基板(散乱光フィルタ)Gsub上にサファイアや石英などからなる基板Tsubを形成し、前記実施例1における図3と同様に、画素1を成形することにより基板Gsubの凹凸状の表面が光を散乱させ、フィルタ8を用いずに暗視部の発生を防止することもできる。

【0073】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0074】(1)本発明によれば、モノリシック形の半導体発光素子表示装置に冗長回路を設けることにより、不良の画素の救済を行える。

【0075】(2)また、本発明では、正規の半導体発光素子および第2の駆動用トランジスタに不良が発生しても、それに関連する配線を切断する第2、第4のヒューズを溶断することによって不良画素を確実に救済できる。

【0076】(3)さらに、本発明においては、上記(1)、(2)により、画素の欠陥に起因する歩留まりを向上できる。

【0077】(4)また、本発明では、複数の半導体発

光素子の上に設けた散乱光フィルタにより、不良の画素を救済したことによる暗視部の発生を防止することができる。

【図面の簡単な説明】

【図1】本発明の実施例1による救済用のLEDおよびMOSTランジスタが設けられたカラー表示のLED表示装置の要部回路図である。

【図2】本発明の実施例1によるLED表示装置の1画素当たりの素子レイアウト平面図である。

【図3】本発明の実施例1によるLED表示装置の要部における概略素子断面図である。

【図4】本発明の他の実施例によるLED表示装置の1画素当たりの素子レイアウト平面図である。

【図5】本発明の実施例2による救済用のLEDが設けられたモノクローム表示におけるLED表示装置の要部回路図である。

【図6】本発明の実施例3による救済用のLEDおよびMOSTランジスタが設けられたモノクローム表示におけるLED表示装置の要部回路図である。

【図7】本発明のさらに他の実施例によるLED表示装置の要部における概略素子断面図である。

【符号の説明】

- 1 画素
- 2 LED (正規の半導体発光素子)
- 2a LED (スペアの半導体発光素子)
- 3 LED (正規の半導体発光素子)
- 3a LED (スペアの半導体発光素子)
- 4 LED (正規の半導体発光素子)
- 4a LED (スペアの半導体発光素子)
- 5 MOSTランジスタ (第2の駆動用トランジスタ)
- 5a MOSTランジスタ (第3の駆動用トランジスタ)
- 6 MOSTランジスタ (第2の駆動用トランジスタ)
- 6a MOSTランジスタ (第3の駆動用トランジスタ)
- 7 MOSTランジスタ (第2の駆動用トランジスタ)
- 7a MOSTランジスタ (第3の駆動用トランジスタ)
- 8 フィルタ (散乱光フィルタ)
- 9 LED (正規の半導体発光素子)
- 9a LED (スペアの半導体発光素子)
- 10 MOSTランジスタ (第1の駆動用トランジスタ)
- 11 LED (正規の半導体発光素子)
- 11a LED (スペアの半導体発光素子)
- 12 MOSTランジスタ (第2の駆動用トランジスタ)
- 12a MOSTランジスタ (第3の駆動用トランジスタ)
- F1 ヒューズ (第3のヒューズ)

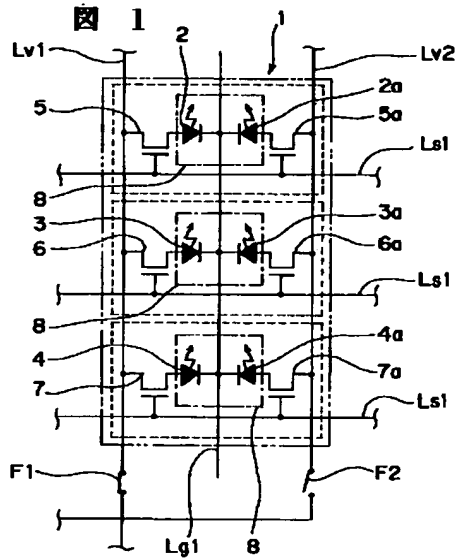
11

F2 ヒューズ (第4のヒューズ)  
F3 ヒューズ (第1のヒューズ)  
F4 ヒューズ (第2のヒューズ)  
F5 ヒューズ (第3のヒューズ)  
F6 ヒューズ (第4のヒューズ)  
Lv1~Lv5 行選択線

12

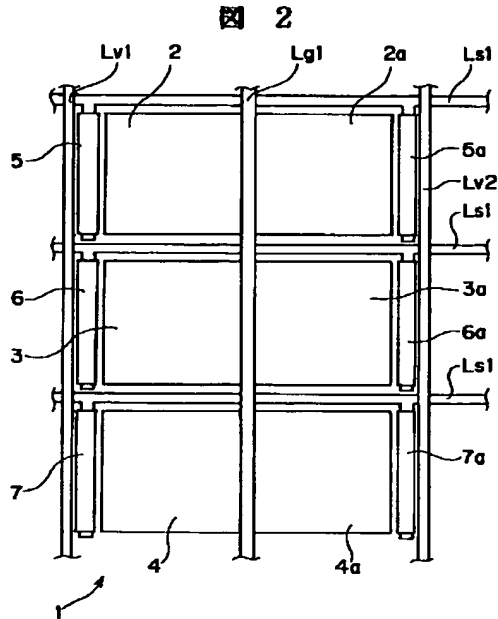
Lg1~Lg4 行選択線  
Ls1~Ls3 列選択線  
Tsub 基板（半導体基板）  
Gsub 基板（散乱光フィルタ）  
Con コンタクト  
P 絶縁膜

【図 1】



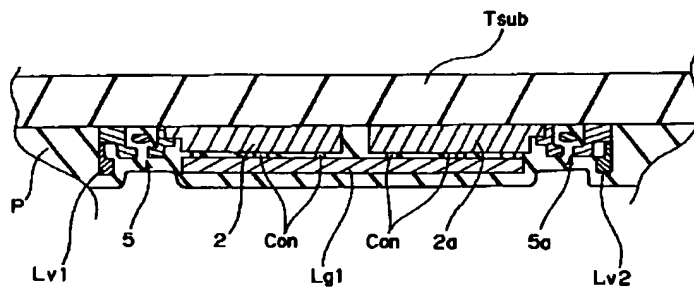
P1: ヒューズ (第1のヒューズ)	5: MOSトランジスタ (第2の駆動用トランジスタ)
P2: ヒューズ (第4のヒューズ)	6: MOSトランジスタ (第3の駆動用トランジスタ)
1: 画像	6: MOSトランジスタ (第3の駆動用トランジスタ)
2: LED (正極の半導体発光素子)	6: MOSトランジスタ (第3の駆動用トランジスタ)
2a: LED (スベア <sup>®</sup> の半導体発光素子)	7: MOSトランジスタ (第3の駆動用トランジスタ)
3: LED (正極の半導体発光素子)	7: MOSトランジスタ (第3の駆動用トランジスタ)
3a: LED (スベア <sup>®</sup> の半導体発光素子)	8: フィルム (露光用フィルム)
4: LED (正極の半導体発光素子)	
4a: LED (スベア <sup>®</sup> の半導体発光素子)	

【図2】



【図3】

图 3

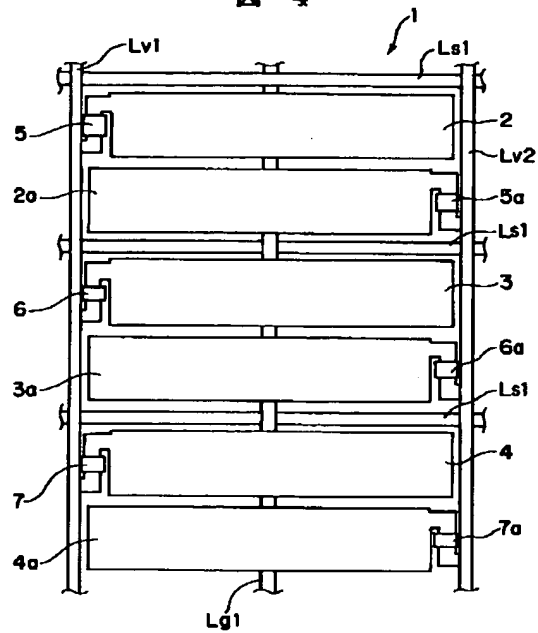


**Tsub**: 基板 (半導體基板)



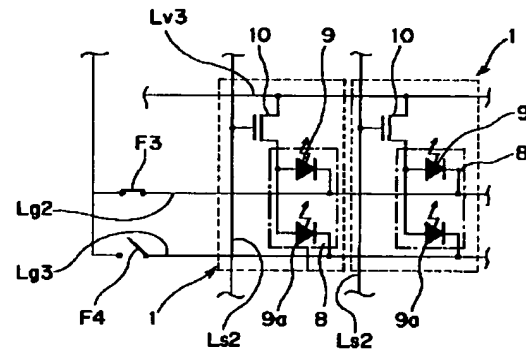
【図4】

図 4



【図5】

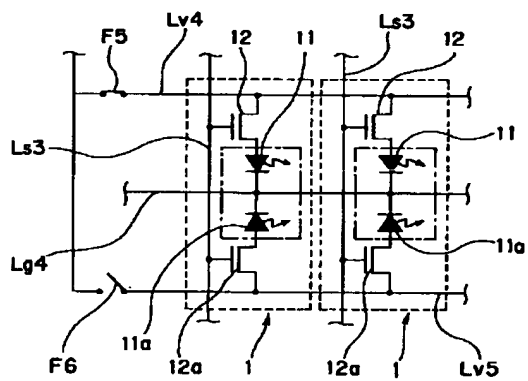
図 5



- 9 : LED (正極の半導体発光素子)  
 9a : LED (スベアの半導体発光素子)  
 10 : MOSトランジスタ (第1の駆動用トランジスタ)  
 F3 : ヒューズ (第1のヒューズ)  
 F4 : ヒューズ (第2のヒューズ)

【図6】

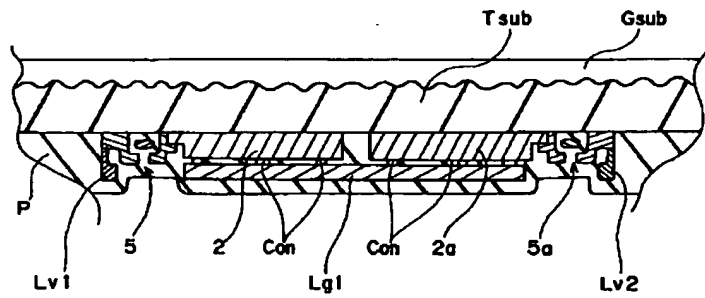
図 6



- 11 : LED (正極の半導体発光素子)  
 11a : LED (スベアの半導体発光素子)  
 12 : MOSトランジスタ (第2の駆動用トランジスタ)  
 12a : MOSトランジスタ (第3の駆動用トランジスタ)  
 F5 : ヒューズ (第3のヒューズ)  
 F6 : ヒューズ (第4のヒューズ)

【図7】

図 7



Gsub: 基板 (液晶光フィルタ)